

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 08223970 A

(43) Date of publication of application: 30 . 08 . 96

(51) Int. Cl

H02P 6/18

(21) Application number: 07028510

(71) Applicant: SONY CORP

(22) Date of filing: 16 . 02 . 95

(72) Inventor: TANINA MASAJI

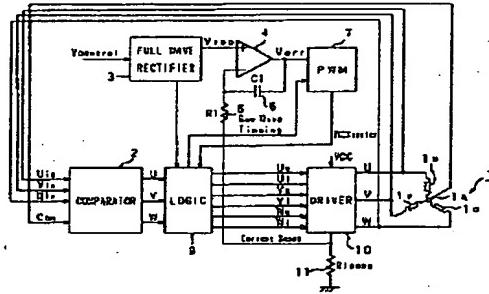
(54) MOTOR DRIVE

(57) Abstract:

PURPOSE: To obtain a motor drive in which the counter electromotive force can be detected even when PWM driving is carried out and direct PWM drive can be realized.

CONSTITUTION: In the sensor type motor drive, a logic section 9 detects the ON section of a PWM signal delivered from a PWM circuit 7 and the counter electromotive force is taken in from each phase coil 1U, 1V, 1W of a three-phase motor 1 during the ON section thus detected.

COPYRIGHT: (C)1996,JPO



## (19) 日本国特許庁 (JP)

## (12) 公開特許公報 (A)

## (11) 特許出願公開番号

特開平8-223970

出願日 平成8年(1996)8月30日

(5) Int.Cl.*	出願記号	内連記号	P1	H02P	6/02	371S	技術表示箇所
H02P 6/18	特願平7-28510						

審査請求 未認求 対象現の段5 OI (全29頁)

(1) 出願番号 特願平7-28510	(7) 出願人 ソニー株式会社	(9) 000002185
(2) 出願日 平成7年(1995)2月16日	(72) 発明者 片桐昌品川区北品川6丁目7番35号 ソニ	
	一株式会社内	正次
	(74) 代理人 井西士、小池 春 (外2名)	
(54) [要約] モーター駆動装置		

## (57) [要約] モーター駆動装置

【構成】センサレス方式のモータ駆動装置において、ロジック回路が、PWM回路7からのPWM In信号のオン/offを検出し、このON/OFF区間で3相モーターの各相コイル11H、1V、1Wからの各逆起電圧の取り込みを行う。

【効果】 PWM駆動を行っているにも関わらず逆起電圧を検出することができる。

## [発明の詳細な説明]

【請求項1】 駆動部を有するモーターの各相にあらわれる各逆起電圧と、モーターの中性点の起電圧であるコモン電圧とをそれぞれ比較する比較手段と、

上記モーターの回路エラー信号に基いて、はモーターアクションを検出するためのリルス駆動回路を有するリルス駆動手段と、

上記リルス駆動手段からのリルス駆動回路号を有するリルス駆動手段と、

上記リルス駆動手段を経て検出する最もリルス駆動手段

が最も小さい位置を検出する最もリルス駆動手段

と、

上記最もリルス駆動手段により上記リルス駆動回路号

の最もリルス駆動手段が検出されるタイミングで、上記比較手段からの各相比較出力をサンプルホールドするサンプルホールド手段と、

上記サンプルホールド手段からの各サンプルホールド出力に基いて、上記モーターを回路駆動するモータ駆動手段と、

を有するモータ駆動装置と、

【請求項2】 上記サンプルホールド手段は、

上記比較手段からの各比較出力の非線形鉛直和を検出する非線形処理手段と、

上記各相の逆起電圧を検出するエッジ検出手段と、

上記各相の逆起電圧を検出するエッジ検出手段と、

上記エッジ検出手段からのエッジ検出力に基づいて上記比較手段からの各比較出力をサンプリングするサンプリング手段と、

上記サンプリング手段からのサンプリング出力を、逆起電圧の取り込みを行なう以外はサンプルホールドして出力するホールド手段と、

【請求項3】 上記エッジ検出手段からのエッジ検出力に基づく逆起電圧を検出することを特徴とする前記モータ駆動装置。

【請求項4】 上記サンプリング手段は、上記逆起電圧からの逆起電圧出力が所定時間内に基づいて上記ホールド手段に供給される場合、上記ホールド手段を切り換える機能す

## [特許請求の範囲]

【請求項1】 駆動部を有するモーターの各相にあらわれる各逆起電圧と、モーターの中性点の起電圧であるコモン電圧とをそれぞれ比較する比較手段と、

上記モーターの回路エラー信号に基いて、はモーターアクションを検出するためのリルス駆動回路を有するリルス駆動手段と、

上記リルス駆動手段からのリルス駆動回路号を有するリルス駆動手段と、

上記リルス駆動手段を経て検出する最もリルス駆動手段

が最も小さい位置を検出する最もリルス駆動手段

と、

上記最もリルス駆動手段により上記リルス駆動回路号

の最もリルス駆動手段が検出されるタイミングで、上記比較手段からの各相比較出力をサンプルホールドするサンプルホールド手段と、

上記サンプルホールド手段からの各サンプルホールド出力に基いて、上記モーターを回路駆動するモータ駆動手段と、

を有するモータ駆動装置と、

【請求項2】 上記サンプルホールド手段は、

上記比較手段からの各比較出力の非線形鉛直和を検出する非線形処理手段と、

上記各相の逆起電圧を検出するエッジ検出手段と、

上記各相の逆起電圧を検出するエッジ検出手段と、

上記エッジ検出手段からのエッジ検出力に基づいて上記比較手段からの各比較出力をサンプリングするサンプリング手段と、

上記サンプリング手段からのサンプリング出力を、逆起電圧の取り込みを行なう以外はサンプルホールドして出力するホールド手段と、

【請求項3】 上記エッジ検出手段からのエッジ検出力に基づく逆起電圧を検出することを特徴とする前記モータ駆動装置。

【請求項4】 上記サンプリング手段は、上記逆起電圧からの逆起電圧出力が所定時間内に基づいて上記ホールド手段に供給される場合、上記ホールド手段を切り換える機能す

る。

【効果】 PWM駆動を行っているにも関わらず逆起電圧を検出することができる。

【請求項1】 駆動部を有するモーターの各相にあらわれる各逆起電圧と、モーターの中性点の起電圧であるコモン電圧とをそれぞれ比較する比較手段と、

上記モーターの回路エラー信号に基いて、はモーターアクションを検出するためのリルス駆動回路を有するリルス駆動手段と、

上記リルス駆動手段からのリルス駆動回路号を有するリルス駆動手段と、

上記リルス駆動手段を経て検出する最もリルス駆動手段

が最も小さい位置を検出する最もリルス駆動手段

と、

上記最もリルス駆動手段により上記リルス駆動回路号

の最もリルス駆動手段が検出されるタイミングで、上記比較手段からの各相比較出力をサンプルホールドするサンプルホールド手段と、

上記サンプルホールド手段からの各サンプルホールド出力に基いて、上記モーターを回路駆動するモータ駆動手段と、

を有するモータ駆動装置と、

【請求項2】 上記サンプルホールド手段は、

上記比較手段からの各相比較出力をサンプリングするサンプリング手段と、

上記サンプリング手段からのサンプリング出力を、逆起電圧の取り込みを行なう以外はサンプルホールドして出力するホールド手段と、

【請求項3】 上記エッジ検出手段からのエッジ検出力に基づく逆起電圧を検出することを特徴とする前記モータ駆動装置。

【請求項4】 上記サンプリング手段は、上記逆起電圧からの逆起電圧出力が所定時間内に基づいて上記ホールド手段に供給される場合、上記ホールド手段を切り換える機能す

る。

【請求項3】 記載のモータ駆動装置。

【請求項5】 上記エッジ検出手段は、上記マスク処理手段からのマスク処理出力の立ち上がりエッジ及び立ち下がりエッジを検出する。

【請求項6】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項7】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項8】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項9】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項10】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項11】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項12】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項13】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項14】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項15】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項16】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項17】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項18】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項19】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項20】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項21】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項22】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項23】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項24】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項25】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項26】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項27】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項28】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項29】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項30】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項31】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

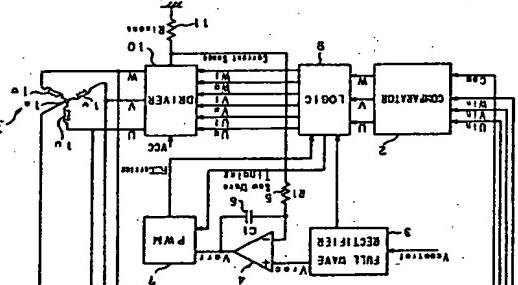
【請求項32】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項33】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項34】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項35】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。

【請求項36】 上記エッジ検出手段は、上記逆起電圧に基いて反応する。







6、48、50が付与される状況となり、インバータ46 cを介した上記用レジスタ28 kからの反転出力が用いレジスタ制御回路6から上記レジスタ28 lに供給され、インバータ48 cを介した上記用レジスタ28 iからの反転出力が用いレジスタ制御回路8からV用レジスタ28 lに供給され、インバータ60 cを介した上記用レジスタ28 kに供給される。

3.

[0109]これにより、上記各レジスタ28 l～28 sからの出力が逆位相となることがで  
る(レジスタ送り)。このようすでレジスタ送りは、上記3相モード1が起動され、上記1top信号が供給されなくなるまで繰り返される。これにより、結果的に実際に回路を開閉させることができ、短絡特性を改善すること  
ができる。

[0110]次に、上記3フェーズドライバ22において、通常時は逆方向の回路時で上記3フェーズドライバ22の出力が供給されると、上記Invertor信号が供給され、上記3フェーズドライバ22は、このInvertor信号が供給されると、上記各レジ  
スタ制御回路46、48、50がそれぞれ動作状態とな  
り、インバータ46 dを介した上記用レジスタ28 l  
からの反転出力が用いレジスタ28 lに供給され、イ  
ンバータ48 dを介した上記用レジスタ28 lからの  
反転出力が用いレジスタ28 lに供給され、インバ  
ータ50 dを介した上記用レジスタ28 lからの反転出  
力が用いレジスタ28 lに供給される。

[0111]これにより、上記各レジスタ28 l～28 s  
からの出力を逆方向の回路時に反転して出力する  
ことができる。従来は、逆方向回路時になると、投出さ  
れた各逆送延延モード選択COMとの比較出力を基に  
極性反転して出力していくため、正確な過電圧ミシング  
に支障をきたす問題があった。しかし、当該モード駆動  
装置では、Delay Tゲートによりゼロクロスポイントから  
30度超えたタイミングで逆送延延モードブリンクす  
るようしているため、逆方向回路時ににおいて正確な  
タイミングで各逆送延延モードをサンプリングして各レジスタ  
28 l～28 sに保持することができる。そして、該逆  
方向回路回路に、上記Invertor信号に基づいて各レジスタ2  
8 l～28 sの内容を顛末反転して出力するようにして  
いるから、逆方向回路時に正確なタイミングで投出さ  
れた逆送延延モード選択COM、Vres、Wresを出力することが  
でき、正確な過電圧ミシングで3相モータ1を反方向回  
路駆動することができる。

[0112]このように上記3フェーズドライバ22  
で形成された上記逆送延延モード部29に供給され、該逆  
モード部29において、上記各相の上端トランジスタ及び  
下端トランジスタをオンオフ制御するための第1～第6  
のコントロール信号H1～W1に分離されアクトブリット

[10113] ここで、既に示すように上記タイミングコントローラ27は、上記時計装置回路3からのリバース信号(Reverse)、中央演算ユニット(CPU)等で形成されたモータのオンオフ制御するためのモータオシレータ26からのPWM信号(PWM In)に基づいて、各タイミング信号を形成するようになっている。  
[10114] 上記PLL回路2/5は、既に上記示すようして、各タイミング信号を有しており、位相比較器65において、上記エジンギングディテクタ2/2から給与される30 Error 値との位相差と、起動可変型整流器(VCO)5/7から出力されるシグナルとの位相差を比較する。  
[10115] ここで、この位相比較出力をもとに、VCO5/7に供給してはVCO5/7を駆動する。これにより、上記SUSERモード下に同様したPLL Out 信号を形成して上記タイミングコントローラ27に供給することができる。  
[10116] 上記タイミングコントローラ27は、既に示すようにオシレータ26からのメインクロックを

第2カウントする第1のかウント61と、上記第1のかウント61からの出力Q1を2カウントする第2のかウント出力Q1及び第2のかウント出力Q1と、上記第1のかウント61からの出力Q1を2カウントする第2のかウント62と、上記第1のかウント61と、上記第1のかウント61からの出力Q1と、上記第1のかウント出力Q1及び第2のかウント61からの出力Q1と、上記第1のかウント出力Q1と、上記第1のかウント62と、上記ANDゲート62からの出力を2カウントする第2のかウント出力Q1、Q2と、上記第3のかウント出力Q1、Q2と、上記第3のかウント出力Q1と、上記第3のかウント出力Q3との論理積をとするANDゲート62と、上記ANDゲート62からの出力を2カウントしてカウント出力Q4を出力する第4のかウント出力Q1とを有している。この各カウント出力は、全般で16進むカウントを構成しており、最初に得られるカウント出力Q4は、メモリクロックを1分周したものとなっている。  
[0111] また、上記タイミングコントローラ27は、上記カウント出力Q1、インバータ63により反転されたカウント出力Q2、カウント出力Q3及びカウント出力Q4の論理積をとするANDゲート64と、1つ目のカウント出力Q2とQ4の論理積をとするANDゲート64と、カウント出力Q1とQ4の論理積をとするANDゲート64とを有している。  
[0111] また、上記タイミングコントローラ27は、上記PWM回路7からのPWM信号(PWM In)を用いてANDゲート64と、インバータ65と、出力EUDIPラジオブープ66と、ANDゲート64との出力EUDIPラジオブープ66

の出力との論理積をとるANDゲート65aと、各ANDゲート65a、65bの論理和をとるORゲート65dと、該ORゲート65dの出力をメインクロックに蓄え、同時にDフリップフロップ66aと、該Dフリップフロップ66aの出力及びUDフリップフロップ74aにおいて上記西壁遮光回路3からのリバース信号に基づいて形成された逆方向通電を行ったのREv信号の論理和をとることにより、後に説明するショートブレーキと逆方向通電ブレーキとを切り替えたものブレーキ切り換え信号(PWM反転信号Rev)を形成して出力するORゲート68とを有している。

[0118]また、上記タイミングコントローラ27は、上記モータオンオフ制御信号(MOTOR OFF)及UAN-Dゲート64cの出力の論理積をとるANDゲート69aと、インバータ69cにより反転されたANDゲート64cの出力及びUDフリップフロップ74の出力の論理積をとるANDゲート69bと、該ANDゲート69a、69bの各出力の論理和をとるORゲート69dと、該ORゲート69dの出力をメインクロックに蓄え、同時にDフリップフロップ70と、該Dフリップフロップ70からの出力及びインバータ72から反転出力の論理積をとることにより、後に説明する真

[01119] また、上記タイミングコントローラ27は、インバータ72cにより反転されたDフリップフロップ74からの反振幅ととなるANDゲート72aと、上記Dフリップフロップ74からのRev信号及びインバータ72dにより反転されたDフリップフロップ75からの反振幅の論理積ととなるANDゲート72bと、各ANDゲート72a、72bの各出力の論理和をとするORゲート72eと、上記ORゲート72eの出力を反転して上記ANDゲート71に供給するインバータ72fとを有している。

[01120] また、上記タイミングコントローラ27は、両電源回路3から供給されるリバース信号及びANDゲート64aの出力の論理積ととなるANDゲート73aと、インバータ73cにより反転されたANDゲート64aの反振幅及び上記Rev信号の論理積ととなるANDゲート73bと、上記ANDゲート73aと、73bの各出力の論理和となるORゲート73dと、上記メイシンクロシクに基づいて上記ORゲート73dから出力を同期化することによりRev信号を形成するDフリップフロップ74と、同様に上記メイシンクロシクに基づいて上記Dフリップフロップ74からのRev信号を同期化するDフリップフロップ75とを有している。

[01121] また、上記タイミングコントローラ27は、上記ANDゲート84bからの出力をメインクロックに基づいて同期化することによりRev信号を形成するDフリップフロップ74と、同様に上記メイシンクロシクに基づいて同期化することによりRev信号を形成するDフリップフロップ75とを有している。

成するDフリップフロップ7 #0と、上記タイミングコントローラ2 #7は、上記PLI回路2 #6からのSaw Wave信号を反転することによりSaw Wave H信号を形成して出力するインバータ7 #7とをもっている。このSaw Wave H信号及びUSV Saw Wave H信号は、Saw Waveタイミング信号として上記PWM回路7に供給される。

[0122]また、上記タイミングコントローラ2 #7は、上記PLI回路2 #6からのSaw Wave H信号を反転することによりSaw Wave H信号を形成して出力するANDゲート7 #8とをもっている。このSaw Wave H信号及びUSV Saw Wave H信号は、ANDゲート7 #4と、インバータ7 #8 cにより反転されたANDゲート7 #8と、ANDゲート7 #4の反転出力及びDフリップフロップ7 #9の出力の論理積をとるANDゲート7 #8 dと、ト7 #8 a、7 #8 bの論理和をとるORゲート7 #8 dと、ANDゲート7 #8 dの出力をメインクロックに基づいて定期的にDフリップフロップ7 #9とを有している。

[0123]また、上記タイミングコントローラ2 #7は、上記PLI回路2 #6からのSaw Wave H信号を反転することにより、逆電圧を流出するためのPWM on信号を形成して出力するANDゲート8 #1 aと、ANDゲート8 #1 aからのPWM on信号をもつてDフリップフロップ7 #9からの出力及びインバータ8 #8 #1 bにより反転されたDフリップフロップ7 #8 #0からの出力をDフリップフロップ7 #9の出力の論理積をとることにより、逆電圧を流出するためのPWM on信号を形成して出力するANDゲート8 #1 cと、ANDゲート8 #1 cからのPWM on信号を形成して出力を反転することによりインバータナルクロックを形成して出力するインバータ8 #1 cとを有している。

[0124]このような構成を有するタイミングコントローラ2 #7において、まず、図2 (a)に示すようだメインクロックを第1のカウントダ6 #1 aに供給されると、該カウントダ6 #1 aは、これを2カウントして同図 (b)に示すようなメインクロックを1／2分周したカウントダ6 #1 bに供給され、これと第2のカウントダ6 #1 bに供給する。上記第2のカウントダ6 #1 bは、上記カウントダ6 #1 bに供給する。上記第2のカウントダ6 #1 bは、上記カウントダ6 #1 bに2カウントすることにより、図2 (c)に示すようなメインクロックを1／4分周したカウントダ6 #2 aを介して第3のカウントダ6 #1 cに供給する。上記第3のカウントダ6 #1 cにより、図2 (d)に示すようなメインクロックを1／16分周したカウントダ6 #2 bを介して第4のカウントダ6 #1 dに供給される。また、上記カウントダ6 #2 bを介して第4のカウントダ6 #1 dは、上記カウントダ6 #1 dに2カウントすることにより、図2 (e)に示すようなメインクロックを1／1分周したカウントダ6 #4を介して第5のカウントダ6 #1 eに供給される。この各カウント出力Q1～Q4は、それをANDゲート6 #4 cに供給される。また、上記カウントダ6 #4 cの出力Q1は、インバータ6 #3により反転されたANDゲート6 #4 bに供給され、残るカウント出力Q3～Q4は、そのままANDゲート6 #4 dに供給される。

[0125]このように、第1～第4のカウントダ6 #1 a～#1 eを用いてメインクロックを分周することによく、



回路である。

【図2.5】上記ロジック部に接続されているデコーダ部の回路図である。

【図2.6】上記ロジック部に接続されている3フェーズロジック部の回路図である。

【図2.7】上記ロジック部に接続されているP.L.I.回路のブロック図である。

【図2.8】上記ロジック部に接続されているタイミングコントローラのブロック図である。

【図2.9】本実施例に係るモータ駆動装置のPWM制御における逆起電圧の検出タイミングを説明するためのタイミングチャートである。

【図2.10】本実施例に係るモータ駆動装置の逆起電流遮止動作を説明するためのタイミングチャートである。

【図2.11】本実施例に係るモータ駆動装置のショートブレーキ及び逆方向過電ブレーキの切り換え動作を説明するためのタイミングチャートである。

【図2.12】上記ロジック部に接続しているアクトブッシュコントローラの回路図である。

【図2.13】本実施例に係るモータ駆動装置に接続されているドライバ部の回路図である。

【図2.14】本実施例に係るモータ駆動装置の通常回正時 PWM動作を説明するためのタイミングチャートである。

【図2.15】本実施例に係るモータ駆動装置の通常回転から逆方向過電ブレーキへの切り換え動作を説明するためのタイミングチャートである。

【図2.16】本実施例に係るモータ駆動装置の逆方向過電ブレーキ時の動作を説明するためのタイミングチャートである。

【図2.17】本実施例に係るモータ駆動装置の逆方向過電ブレーキ時の電流バス及びショートブレーキ時の電流バスを説明するためのドライブ回路の構成的な回路図である。

【図2.4】未来的モータ駆動装置のブロック図である。

【図2.5】未来的モータ駆動装置に接続されているフィルタ回路及び比較器の回路図である。

【図2.6】未来的モータ駆動装置の通常回正時の動作説明するためのタイミングチャートである。

【図2.7】未来的モータ駆動装置に接続している電圧交換回路の回路図である。ある。

【図2.8】未来的モータ駆動装置に接続しているドライバ部の回路図である。ある。

【図2.9】本実施例に係るモータ駆動装置においてダイレクトPWM駆動ができない理由を説明するためのタイミングチャートである。

【図2.10】本実施例に係るモータ駆動装置の逆起電流遮止動作を説明するためのタイミングチャートである。

【図2.11】本実施例に係るモータ駆動装置のショートブレーキ及び逆方向過電ブレーキの切り換え動作を説明するためのタイミングチャートである。

【図2.12】上記ロジック部に接続しているアクトブッシュコントローラの回路図である。

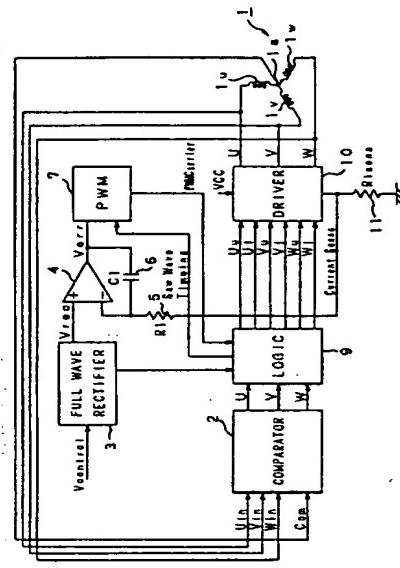
【図2.13】本実施例に係るモータ駆動装置に接続されているドライバ部の回路図である。

【図2.14】本実施例に係るモータ駆動装置の通常回正時 PWM動作を説明するためのタイミングチャートである。

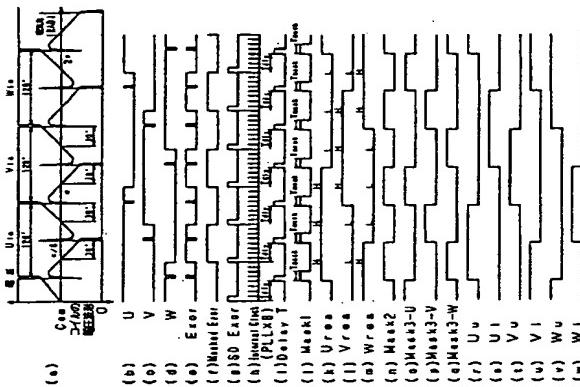
【図2.15】本実施例に係るモータ駆動装置の通常回転から逆方向過電ブレーキへの切り換え動作を説明するためのタイミングチャートである。

【図2.16】本実施例に係るモータ駆動装置の逆方向過電ブレーキ時の動作を説明するためのタイミングチャートである。

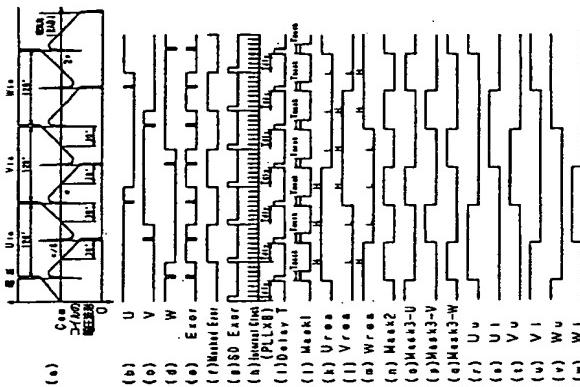
【図2.17】本実施例に係るモータ駆動装置の逆方向過電ブレーキ時の電流バス及びショートブレーキ時の電流バスを説明するためのドライブ回路の構成的な回路図である。



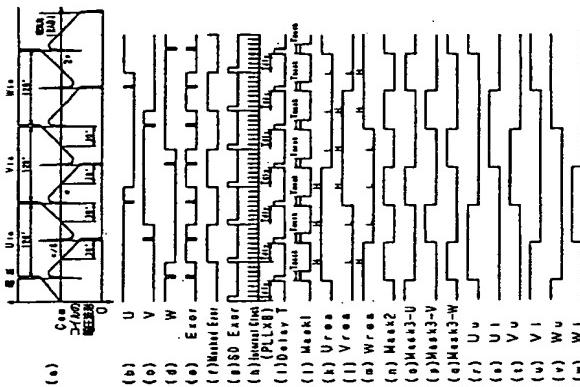
[図2.4]



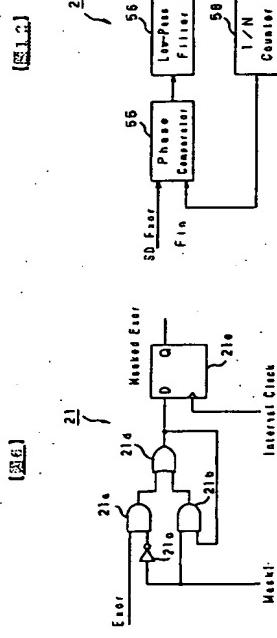
[図2.6]



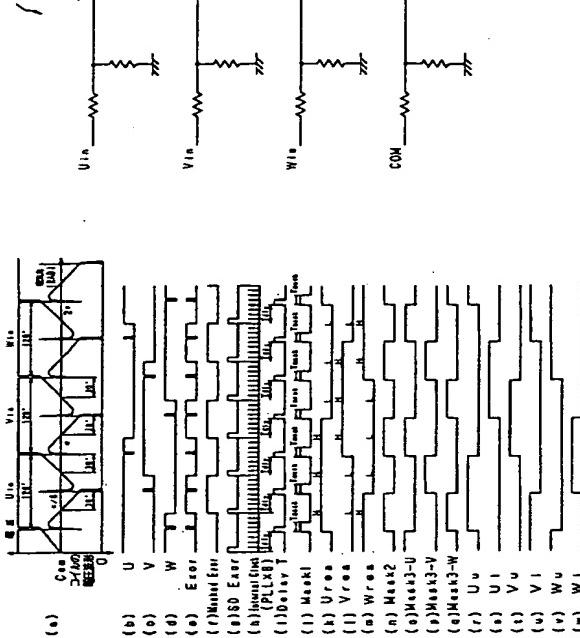
[図2.14]



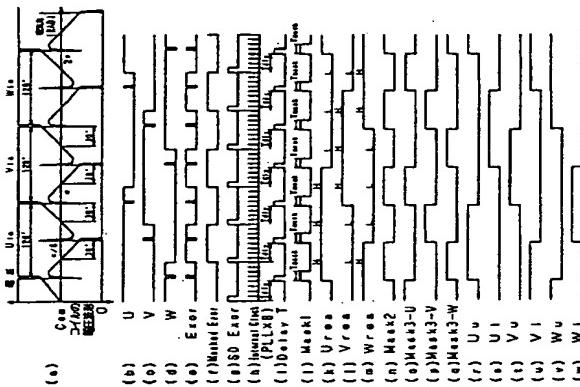
[図2.10]



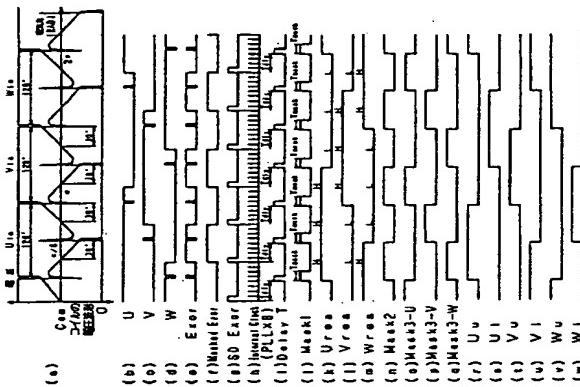
[図2.13]



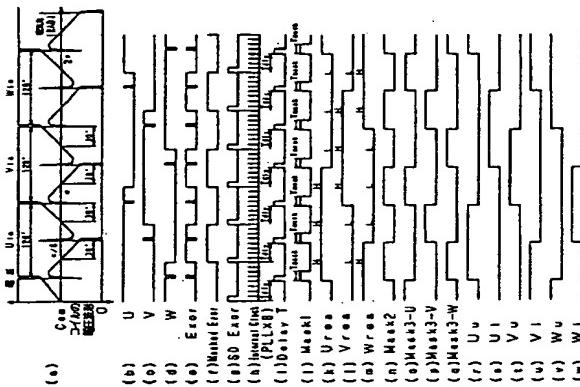
[図2.17]



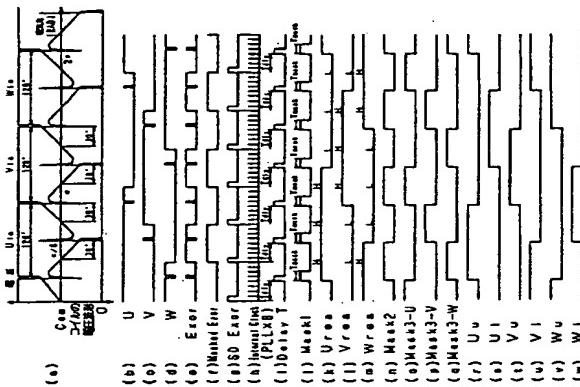
[図2.15]



[図2.12]

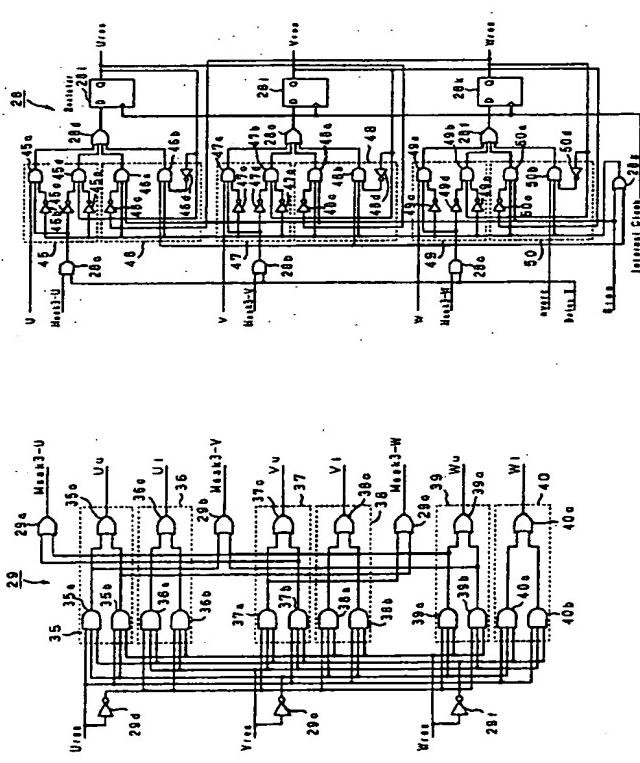


[図2.16]

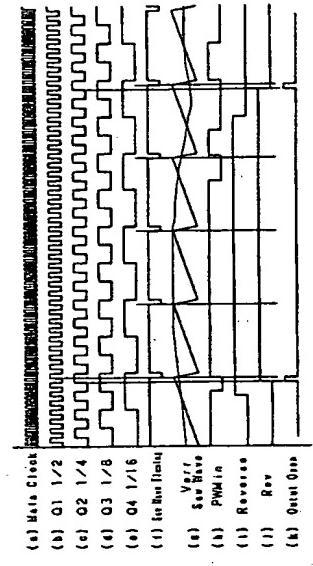


[図2.11]

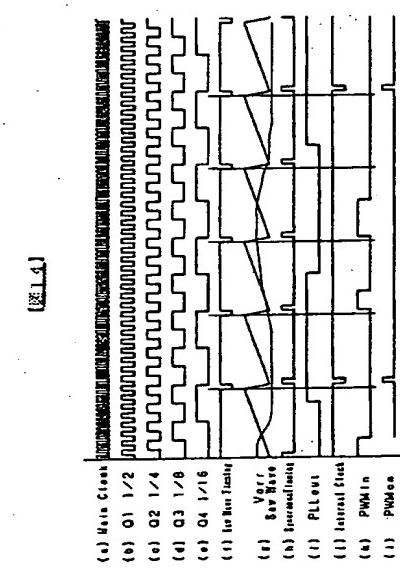
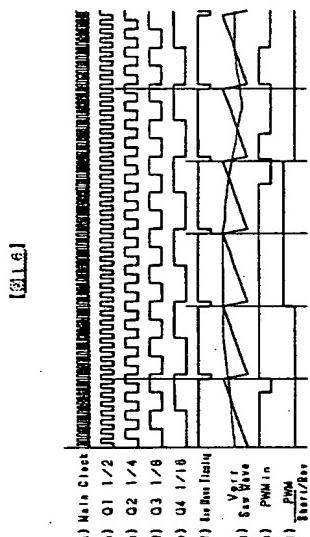
四



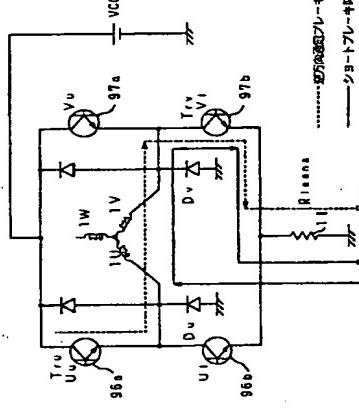
[圖三]



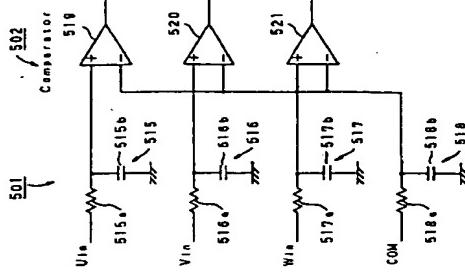
四三



14

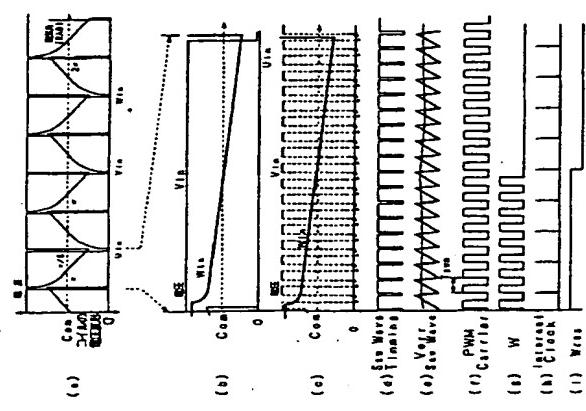


[33]

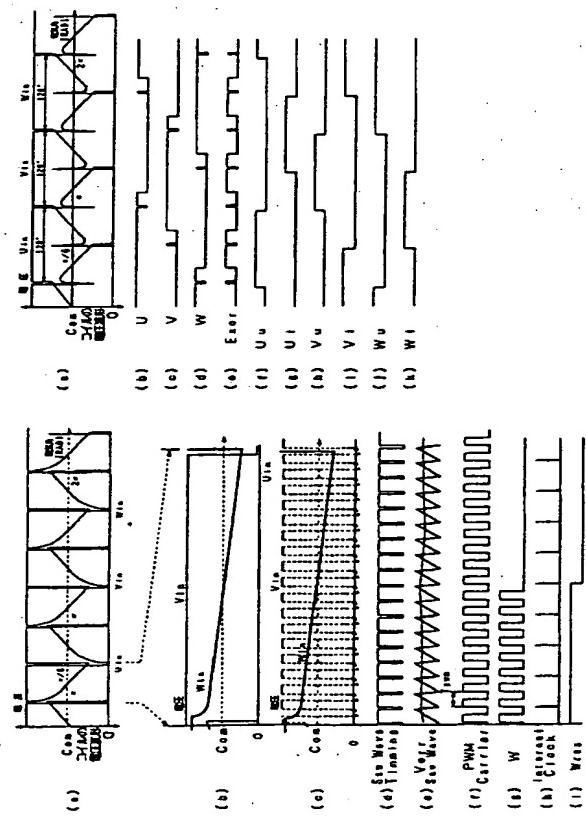


۲۳۱

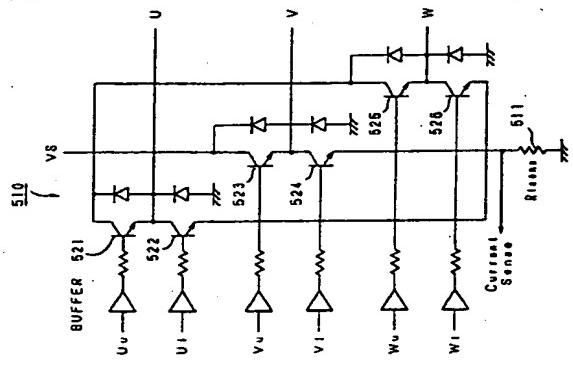
[图2.6]



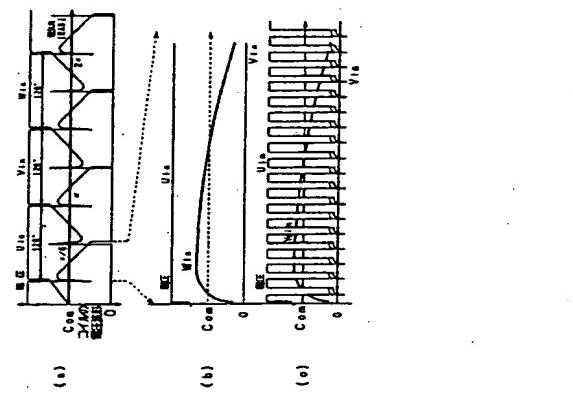
[图2.7]



[图2.8]



[图2.9]



[图2.6]

